

DE =	EN =	PT =	VN =
Paritätsbit 1/4			

Wertigkeit	8	4	2	1	E
0					
1				■	■
2			■		■
3			■	■	
4		■			■
5		■		■	
6		■	■		
7		■	■	■	■
8	■				■
9	■			■	

Codetarel - dualergänztes gerades Paritätsbit (E = even = gerade)

Wertigkeit	8	4	2	1	O
0					■
1				■	
2			■		
3			■	■	■
4		■			■
5		■		■	■
6		■	■		■
7		■	■	■	
8	■				
9	■			■	■

Codetafel - dualergänztes ungerades Paritätsbit (O = odd = ungerade)

Die Paritätskontrolle dient der Erkennung fehlerhaft übertragener Informationswörter. Als Informationswort wird hier eine Folge von Bits bezeichnet. Die „Parität“ bezeichnet die Anzahl der mit 1 belegten Bits im Informationswort und heißt gerade (engl. „even“), wenn die Anzahl dieser Bits gerade ist, andernfalls ungerade (engl. „odd“). Die Paritätskontrollcodierung hängt dem Informationswort ein Paritätskontrollbit, auch Paritybit genannt, an. Dies geschieht so, dass alle zu übertragenden Codewörter die gleiche Parität haben. Je nachdem, ob gerade oder ungerade Parität übertragen werden soll, erfolgt die Ergänzung mit E oder O, entsprechend den Beispielen in den Grafiken. Das Ergebnis, welches um ein Bit länger ist als das Informationswort, wird hier Codewort genannt. Die Methode der Fehlererkennung mittels Paritätsbits heißt Paritätsprüfung. Da nicht bekannt ist, wo innerhalb des Codewortes der Fehler aufgetreten ist, ist keine Fehlerkorrektur möglich. Außerdem ist bei einem Paritätsbit (N = 1) nur eine ungerade Anzahl von Bitfehlern in einem Codewort feststellbar. Eine gerade Anzahl von Bitfehlern wird nicht festgestellt, da hier im Codewort die Parität unverändert bleibt.

Für die Fehlerkorrektur gibt es Weiterentwicklungen wie das unten dargestellte mehrdimensionale Parityverfahren, den Hamming-Code oder das Fehlerkorrekturverfahren.

Erzeugung N Paritätsbits

Beim Sender werden alle Bits eines Datenblocks (hier Informationswort) modulo N+1 addiert. Entsprechend lassen sich bis zu N Bitfehler erkennen. Für N=1 wird die Summe der Einsen (Paritätssumme) im Informationswort berechnet. Ist diese Summe gerade, wird bei Even-Parity das Paritätsbit zu Null. Entsprechend ergibt eine ungerade Summe des Informationswortes das Paritätsbit Eins. (Dies gilt umgekehrt bei Odd-Parity.)

Beispiel 1 (Even-Parity):

- * Ist für die Datenübertragung Even-Parity (Paritätssumme gerade → Paritybit: 0, Paritätssumme ungerade → Paritybit: 1) festgelegt, so gilt für die beiden nachfolgenden Beispiele:
- * Das Informationswort 0011.1010 hat vier Einsen. Vier ist eine gerade Zahl, das Paritätskontrollbit ist also die Null, und das resultierende Codewort ist 0011.1010 0.
- * Das Informationswort 1010.0100 hat hingegen eine ungerade Paritätssumme und wird in das Codewort 1010.0100 1 codiert.

gezeichnet:	hpw	Datum:		education project	Parität Info	translate/en_ds/p_ct/vn_ro	origin: internet
Aenderung:	an	Datum:	13.10.2013	WIAP KFKOK	Parity Info	r1	datei_wi_8_f_16_100a_Pari
Aenderung:	control 2	Data:		Safenwil Schweiz	spear 2	www.wiap.ch	idee of / from HPW

DE =	EN =	PT =	VN =
Paritätsbit 2/4			

Beispiel 2 (Odd-Parity):

Ist für die Datenübertragung Odd-Parity (Paritätssumme gerade → Paritybit: 1, Paritätssumme ungerade → Paritybit: 0) festgelegt, so gilt für die beiden nachfolgenden Beispiele:

* Das Informationswort 0011.1010 hat vier Einsen. Vier ist eine gerade Zahl, das Paritätskontrollbit ist also die Eins, und das resultierende Codewort ist 0011.1010 **1**.

* Das Informationswort 1010.0100 hat hingegen eine ungerade Paritätssumme und wird in das Codewort 1010.0100 **0** codiert.

Summe der Einsen eines Informationsworts	Wert des Paritätsbits bei Even-Parity	Wert des Paritätsbits bei Odd-Parity
gerade	0	1
ungerade	1	0

Praktisch kann das Paritätsbit sowohl per Hardware als auch per Software erzeugt werden, siehe Paritätsgenerator.

Empfang des Codewortes mit N Paritätsbits

Der Empfänger addiert die Bits des empfangenen Codewortes ebenfalls und überprüft, ob er denselben Code berechnet hat. N ist spezifisch für das jeweilige Datenübertragungsverfahren. Wenn N = 1, dann besteht der Parity-Check-Code aus genau einem Paritätsbit, bei N = 2 aus 2 Paritätsbit, etc.

Bei der asynchronen Datenübertragung über eine serielle RS232-Schnittstelle ist die Blockgröße gewöhnlich 8 Bit und N = 1. Sollte ein Bit verfälscht werden (eine Null in eine Eins oder eine Eins in eine Null), so ist die Paritätssumme des resultierenden Codewortes ungerade, und der Dekodierer erkennt, dass es zu einem Fehler gekommen ist. Es ist aber für den Dekodierer nicht möglich, den Fehler zu korrigieren, da nicht bekannt ist, welches Bit verfälscht wurde.

Der Dekoder erkennt also maximal einen Fehler und kann maximal null Fehler korrigieren, denn falls mehr als ein Bit verfälscht wurde, so ist es eventuell gar nicht möglich, den Fehler zu erkennen, da die Paritätssumme dann auch gerade sein kann. Man sagt, der Paritätskontrollcode sei *1-fehlererkennend* und *0-fehlerkorrigierend*.

Anwendungsbereich

Paritätsbits finden u. a. in der DFÜ, Netzwerktechnik und bei Speichermodulen Verwendung.

Die ursprüngliche Form der ASCII-Tabelle besteht aus 128 Zeichen, jedes Zeichen ist durch eine Folge von sieben Bits eindeutig festgelegt. Da ein Rechner acht Bits zu einem Byte zusammenfasst, wurde dieses achte Bit gerne verwendet, um ein Paritätskontrollbit anzuhängen. Heute ist dies jedoch kaum noch üblich, stattdessen wird das achte Bit fast immer zur Erweiterung des Zeichensatzes über 128 Zeichen hinaus verwendet.

gezeichnet:	hpw	Datum:		education project	Parität Info	translate/en_ds/p_ct/vn_ro	origin: internet
Aenderung:	an	Datum:	13.10.2013	WIAP KFKOK	Parity Info	r1	datei_wi_8_f_16_100a_Pari
Aenderung:	control 2	Data:		Safenwil Schweiz	spear 2	www.wiap.ch	idee of / from HPW

DE =	EN =	PT =	VN =
Paritätsbit 3/4			

Gerade und ungerade Parität

Unterschieden wird zwischen zwei Paritätsprotokollen: *even (gerade)* und *odd (ungerade)*. In beiden Fällen wird die Anzahl der Einsen innerhalb des zugeordneten Wortes ermittelt. Ist die Parität „even“ (gerade) eingestellt, so wird das Paritätsbit gesetzt, falls eine ungerade Anzahl Datenbits im Zeichen gesetzt ist. Im Falle „odd“ (ungerade) wird das Bit gesetzt, falls eine gerade Anzahl Datenbits innerhalb des Zeichens gesetzt ist. Mit „gerade“ oder „ungerade“ ist also die Anzahl gesetzter Datenbits *inklusive* des Paritätsbits gemeint.

Beispiel: Im nachfolgenden Beispiel soll eine ungerade („Odd“) Parität hergestellt werden:

„Wort“ Paritätsbit	Bemerkungen
0100.1110 1	Das „Wort“ enthält bereits vier Einsen, das Paritätsbit wird gesetzt, um ein ungerades Codewort (fünf Einsen) herzustellen.
1011.0110 0	Die Parität ist mit fünf Einsen schon ungerade, das Paritätsbit wird nicht gesetzt.
0100.0000 1	Das gesamte Codewort hat hier zwei Einsen obwohl die Anzahl ungerade sein sollte. Ein Fehler ist aufgetreten. Entweder wurde das Paritätsbit falsch berechnet, oder das „Wort“ wurde falsch übertragen.

Ist das Paritätsbit immer 1, dann spricht man von einer Mark-Parität (es enthält keine Information); ist es immer 0, spricht man von Space-Parität (es stellt einen Leerraum dar).

Alternative Erklärung

Bei der Übermittlung von Daten in Form eines Bitstroms kann mithilfe von Paritätsbits eine Fehlererkennung stattfinden. Ein Paritätsbit kann dabei eine bestimmte Anzahl von Bits absichern. Der Wert (0 oder 1) des Paritätsbits muss beim Sender berechnet werden und wird beim Empfänger mithilfe der gleichen Berechnung überprüft. Die Berechnung des Paritätsbits kann für gerade oder ungerade Parität erfolgen. Sender und Empfänger müssen vorher definieren/aushandeln, ob sie eine gerade oder ungerade Paritätsberechnung wählen.

Bei Einigung auf die Berechnung einer geraden Parität wird die Anzahl aller 1 Bits in den abzusichernden Daten gezählt. Die Aufgabe des Paritätsbits ist es, diese Anzahl auf eine gerade Anzahl zu erweitern. Wenn die Anzahl der 1 Bits also bereits gerade ist muss das Paritätsbit als 0 übertragen werden, falls die Anzahl ungerade ist, muss es als 1 übertragen werden.

Bei Einigung auf die Berechnung einer ungeraden Parität wird ebenfalls die Anzahl aller 1 Bits in den abzusichernden Daten gezählt. Die Aufgabe des Paritätsbits ist es, diese Anzahl nun jedoch auf eine ungerade Anzahl zu erweitern. Wenn die Anzahl der 1 Bits also bereits ungerade ist, muss das Paritätsbit als 0 übertragen werden, falls die Anzahl gerade ist, muss es als 1 übertragen werden.

Kurz ausgedrückt muss die Anzahl aller Bits, die durch das Paritätsbit abgesichert sind (inklusive des Paritätsbit), entweder gerade (für gerade Parität) oder ungerade (für ungerade Parität) sein.

gezeichnet:	hpw	Datum:		education project	Parität Info	translate/en_ds/p_ct/vn_ro	origin: internet
Aenderung:	an	Datum:	13.10.2013	WIAP KFKOK	Parity Info	r1	datei_wi_8_f_16_100a_Pari
Aenderung:	control 2	Data:		Safenwil Schweiz	spear 2	www.wiap.ch	idee of / from HPW

DE =	EN =	PT =	VN =
Paritätsbit 4/4			

Mehrdimensionale Paritätskontrolle

(auch: Kreuzparität oder Blockparität)

Als Erweiterung der oben dargestellten, eindimensionalen Paritätskontrolle lässt sich auch ein zwei-, bzw. höherdimensionales Paritätsverfahren erstellen, welches als Erweiterung nicht nur bestimmte Fehler erkennen kann sondern auch bestimmte Fehlerkombinationen korrigieren kann. Die Paritätskontrolle wird damit zu einem fehlererkennenden und fehlerkorrigierenden Verfahren.

Die Konstruktion soll anhand einer einfachen zweidimensionalen Paritätskontrolle für acht Bit lange Datenwörter dargestellt werden:

- * Es werden acht Nutzdatenwörter zu acht Bit Länge (ein Byte) in einem Quadrat (*Array*) zusammengefasst. Es umfasst somit jede Zeile und jede Spalte genau acht Bit.
- * Zu jeder Zeile wird nach dem Verfahren wie oben dargestellt ein Paritätsbit berechnet und als neuntes Datenbit jeder Zeile nachgestellt.
- * Zu jeder Spalte wird nach dem Verfahren wie oben dargestellt ein Paritätsbit berechnet und als neunte Zeile angeschrieben.

Das so entstandene *Array* umfasst neun mal neun Datenbits und kann geeignet, beispielsweise *seriell*, übertragen werden. Auf Empfängerseite wird der Datenblock zu neun Datenwörtern empfangen und als *Array* abgebildet. Tritt nun an einer bestimmten Stelle ein einzelner Bitfehler auf, so ist die Parität genau der betreffenden Zeile und Spalte fehlerhaft. Somit kann das fehlerhafte Bit eindeutig lokalisiert werden und durch Invertierung in den richtigen Zustand umgewandelt werden.

Mit diesem Verfahren sind alle einzelnen Bitfehler pro Block eindeutig erkennbar und korrigierbar. Treten mehrere Bitfehler in einem Block auf, ist die Fehlerkorrektur nicht mehr in allen Fällen möglich. Allerdings sind fehlerhafte Blöcke unter Umständen noch als fehlerhaft erkennbar, was bei diesen Verfahren beispielsweise alle zweifachen Bitfehler pro Block umfasst.

Erweiterte Paritätskontrolle (Blockcodes)

Die Paritätskontrolle wird in erweiterter Form auch bei diversen Blockcodes wie dem Hamming-Code oder dem Low-Density-Parity-Check-Code sowohl zu Fehlererkennung als auch Fehlerkorrektur verwendet. Diese Codes basieren wie oben dargestellt auf einem Nutzdatenblock fixer Länge, an welchem aber nicht nur ein Paritybit, sondern mehrere Paritybits angehängt werden, um dann das eigentliche Codewort zu ergeben. Um nicht nur eine Fehlererkennung, sondern auch Fehlerkorrektur mit jenen Paritybits zu ermöglichen, werden in die einzelnen Parity-Bits pro Block unterschiedliche Stellen (Bits) des Nutzdatenblocks eingerechnet. Die Auswahl dieser Stellen pro Paritybit muss nach bestimmten Regeln erfolgen und bestimmte Kriterien wie die lineare Unabhängigkeit der einzelnen Paritystellen gewährleisten, um eine Fehlerkorrektur zu ermöglichen. Aufgrund dieser Codekonstruktionen ergeben sich Möglichkeiten, im Falle von Übertragungsfehlern die genaue Bitposition(en) der Fehler in den Nutzdatenblock zu bestimmen und die betroffenen fehlerhaften binären Stellen zu korrigieren. Eine Erweiterung dieser auf der mehrstelligen Paritätskontrolle basierender Blockcodes stellen die sogenannten Turbo-Product-Codes (TPC) dar, welche einen erweiterten Parity-Blockcode wie den Hamming-Code mit der oben erwähnten mehrdimensionalen Paritätskontrolle in einer iterativen Dekodierung zwischen Zeilen und Spalten des zweidimensionalen Datenblockes verbindet.

gezeichnet:	hpw	Datum:		education project	Parität Info	translate/en_ds/p_ct/vn_ro	origin: internet
Aenderung:	an	Datum:	13.10.2013	WIAP KFKOK	Parity Info	r1	datei_wi_8_f_16_100a_Pari
Aenderung:	control 2	Data:		Safenwil Schweiz	spear 2	www.wiap.ch	idee of / from HPW